



专题课说明书

系列进阶项目专题课

明 德 扬 科 教

2023年12月18日

一、明德扬公司介绍

明德扬是一家以现场可编程门阵列（FPGA）为核心的高科技IT企业，主要致力于FPGA人才的教育、培训，项目研发等。

公司创始人潘文明先生独创“潘文明至简设计法”至今已由万名学员亲身见证，其简单、易学、高效、便捷、实用得到广大学习者高度认可。

明德扬科教立志成为中国FPGA教育领域第一品牌。

公司使命：育芯才，让国芯梦成为现实！

二、导师介绍



潘文明独创至简设计法

公司创始人潘文明先生独创“潘文明至简设计法”至今已由万名学员亲身见证，其简单、易学、高效、便捷、实用得到广大学习者高度认可。

潘文明
明德扬科技教育公司 CEO

金牌讲师
至简设计法创始人

已帮助 12000+ 学员提升 FPGA 能力
实现高薪就业

讲师介绍

- 广州健飞通信&明德扬科技教育 CEO
- 至简设计法创始人 FPGA 精英导师
- 暨南大学校外研究生导师
- 出版《手把手教你学 FPGA 设计》
- 在中科院/华为工作多年，项目经验丰富

潘文明 金牌导师

- ◆广州健飞通信&明德扬科技教育CEO
 - ◆至简设计法创始人 FPGA精英导师
 - ◆暨南大学校外研究生导师
 - ◆出版《手把手教你学FPGA设计》
 - ◆在中科院/华为工作多年，项目经验丰富
- 已帮助12000+学员提升FPGA能力，高薪就业

三、明德扬专题课体系简介

明德扬推出一系列精品专题视频课程，包括高手修炼课、实用调试技巧课、FIFO架构设计课、温度检测工程课、DDR3/SDRAM接口课、边缘检测工程课、千兆网工程课、时序约束专题课、JESD204B高速接口和光纤大项目处理课程等。

阶段	课程	课程介绍
设计能力	高手修炼课	至简设计基础，是所有项目课程的基础。提升设计能力。
	时序约束课	全面系统深入的时序约束课程
	FIFO架构设计课	助你快速成为架构设计师
调试能力	调试技巧课	快速定位问题，提高解决问题的能力
项目开发能力	温度检测工程课	体验企业项目流程，架构设计、模块划分、代码编写
	边缘检测工程课	图像处理类必学项目
	千兆网工程课	高阶工程项目
	DDR3/SDRAM接口课	掌握SDRAM接口的设计技巧，以及DDR3的IP核使用
短时间快速掌握企业高阶项目	JESD204B高速接口课	掌握 JESD204B 协议；掌握高速 DA 芯片 AD9144 的使用方法，阅读企业项目，了解企业架构
	光纤大数据处理课	光纤架构和数据流概述、模块设计与解析、DDR3/光纤IP、光纤接口、GTX 接口模块以及上板验证

四、明德扬专题内容简介

1、高手修炼课——提高设计能力（视频教程）



明德扬科技教育

设计高手修炼课

— FPGA / ASIC 架构师必修课 —

- 提高代码设计能力
- 计数器练习
- 状态机练习
- GVIM 模板化设计

设计能力提升课程

- ◆ 掌握常用接口，如 SPI、串口、VGA 等接口的设计
- ◆ 掌握计数器、状态机设计的基本原则；
- ◆ 达到看到波形就能想到是用计数器还是用状态机；
- ◆ 掌握至简设计法的技巧和规范；

2、实用调试技巧课——提高调试能力（视频教程）



明德扬科技教育

实用调试技巧

— 掌握通用定位问题的能力 —

- 快速定位问题
- 调试定位技巧
- 在线调试工具
- 串口专题修炼
- 定位问题应用

讲练结合，快速掌握

- ◆ 通过专题训练，提高定位问题的能力，掌握实用的调试技巧
- ◆ 掌握通用定位问题的能力；
- ◆ 熟练使用快速定位和解决问题的方法；

3、FIFO架构设计课——提高FIFO架构设计（视频教程）



The image is a promotional poster for a video course titled "FIFO Architecture Design". At the top left is the MDY logo and the text "明德扬科技教育". The main title "FIFO架构设计" is prominently displayed in large white characters, with the subtitle "— FPGA/ASIC 工程师必备技能 —" below it. On the right side, there is a portrait of a man in a dark suit and tie. On the left side, a yellow box contains a list of five bullet points: "● 至简规范设计", "● 灵活掌握 FIFO", "● 升级为架构师", "● FIFO 架构八步法", and "● 讲练结合, 快速掌握". At the bottom, a blue banner features the text "设计模板化 思考步骤化" in white.

- ◆ 掌握明德扬 FIFO 设计的规则与技巧，
- ◆ 能够清楚的了解 FIFO IP 核的生成、接口信号的含义以及在生成过程中各个选项造成的影响， 并能够利用这些特性在工程中进行设计。

4、时序约束课程——时序分析和时序设计技巧（视频课程）



明德扬科技教育

时序约束

— 双平台实用教程 —

- QUARTUS
- VIVADO
- 时序理论
- 时序案例练习

FPGA 工程师必备技能

- ◆ 全面掌握 VIVADO 时序分析工具的使用、时序分析的步骤。
- ◆ 能够利用课程中 亚稳态、流水线、随路时钟等知识点，对日常工程中的时序进行优化. 具有解决绝大部分项目中的时序问题的能力。

5、温度检测（AD 采集）工程课（视频教程）



明德扬科技教育

温度检测工程课

— FPGA 进阶第一个工程 —

- 温度和 AD 检测
- 设计技巧
- 项目流程
- 初步架构设计
- 模块划分能力

名师教学 简单高效

(1) 学习目标

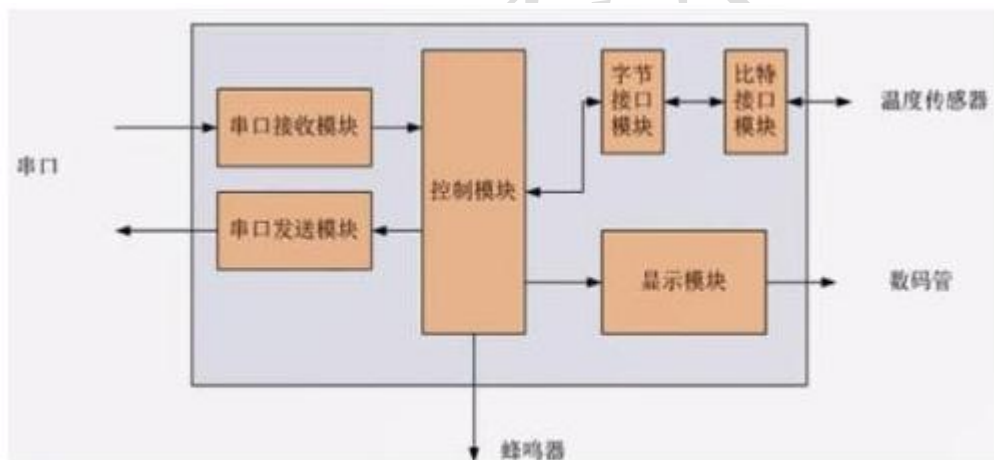
- ◆ 通过温度检测工程，掌握一般 FPGA 的全部设计流程。
- ◆ 掌握工程模块架构划分的基本原则与方法，具备项目架构设计、模块划分的能力；
- ◆ 掌握温度传感器的使用、如何从数据手册中找到有用的信息、uart 异步串行通信接口的接收和发送的设计
- ◆ 掌握上位机与 FPGA 通信的指令格式指定与校验方式、模块架构划分的基本原则与方法、字符数字之间的转换和 FPGA 中小数、项目调试定位的方法和符号数的表示方法等

- ◆ 在掌握温度检测工程的基础上，完成 AD 采集系统的设计。学员需要掌握 AD 采集、



(2) 详细内容

温度检测工程的主要学习内容包括 uart 异步串行通信接口的接收和发送设计、上位机与 FPGA 交互结构的划分与实现、rdy 交互结构、温度传感器 ds18b20 的使用、ASCII和HEX之间的转换、FPGA 中小数和正负数的表示与运算。



模块划分图

6、边缘检测（图像处理）项目课（视频教程）



明德扬科技教育

边缘检测工程课

— FPGA 进阶第二个工程 —

- 人像识别
- 模块划分
- 图像处理
- 完整项目

名师教学 简单高效

(1) 学习目标

- ◆ 学习图像处理类项目设计全流程；深入掌握OV7670 摄像头的使用、SCCB 通讯协议的实现、VGA 接口协议的实现、数据手册的阅读；
- ◆ 按键消抖、高斯滤波和 sobel 的图像处理算法的实现、工程模块架构的划分；
- ◆ 如何通过移位寄存器构建矩阵、乒乓操作和项目调试定位的方法等知识。

(2) 详细内容

- ◆ 边缘检测的主要学习内容包括 OV7670 摄像头的使用、SCCB 通讯协议的实现、VGA接口协议的实现、按键消抖、高斯滤波和 sobel 等
- ◆ 图像处理算法的实现、矩阵的构成、移位寄存器的使用、乒乓操作。



7、千兆网工程课（视频教程）



明德扬科技教育

千兆网工程课

— FPGA 进阶第三个工程 —

- 实现UDP网络协议
- 完整项目
- 模块划分
- 设计全过程
- 提供工程源代码

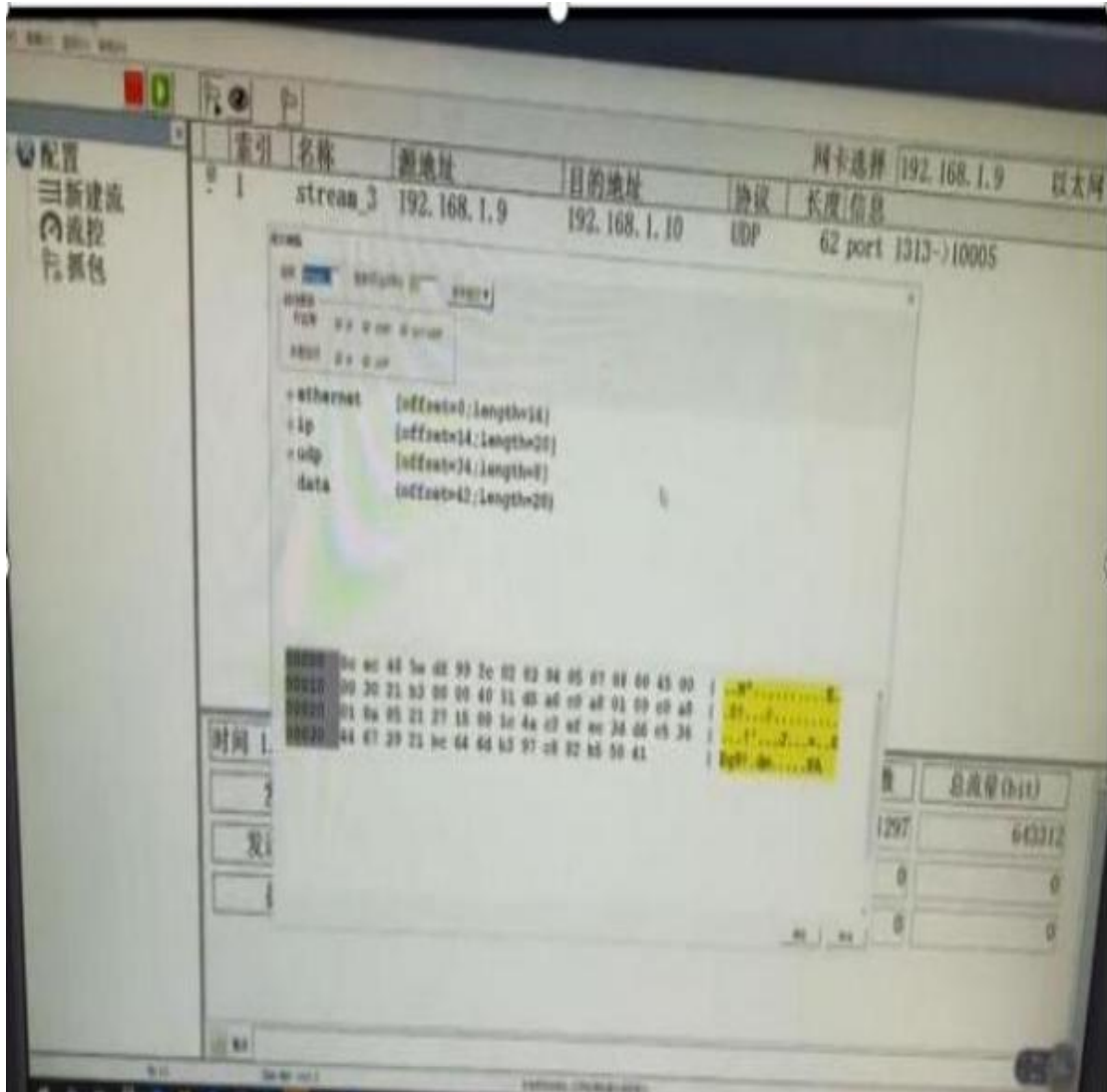
名师教学 简单高效

(1) 学习目标

- ◆ 通过本阶段的学习，能够掌握 ARP 协议、MAC 协议、IP 协议、UDP 协议的含义以及代码实现；
- ◆ 多路数据的调度；MACip 核的生成、结构与功能说明；ARP、MAC、IP、UDP 协议报文的校验方法；项目模块的划分技巧以及项目的调试定位问题的方法

(2) 详细内容

千兆网工程中学习的内容有 TCP/IP 协议、ARP 协议、UDP/IP/MAC 协议解析，MAC 地址的生成、接口信号解析和初始化。



8、SDRAM/DDR3 项目课 (视频教程)



(1) 学习目标

- ◆ 通过本阶段的学习，能够从 SDRAM 数据手册中找到需要的信息，并根据这些信息进行设计
- ◆ 实现 SDRAM 正常的存储、读写使用；掌握基于 VIVADO 的 DDR3 IP 核的生成步骤、输入输出信号的含义、代码结构以及上板验证。

(2) 详细内容

- ◆ 本阶段主要的内容有 SDRAM 时序介绍，SDRAM 数据手册解读，SDRAM 接口设计 5 个练习
- ◆ 基于 VIVADO 的 DDR3 IP 核的生成、DDR3 IP 核心输入输出信号、DDR3 IP 的上板验证。

9、JESD204B课程（视频教程）



(1) 学习目标

- ◆ 掌握 JESD204B 协议；掌握高速 DA 芯片 AD9144 的使用方法；通过 9144 的调试，
- ◆ 加强 JESD204B 协议的运用；阅读企业项目，了解企业架构；丰富学员的项目经验，丰富学员的简历



The image shows a course cover for "FPGA高级学习课程" (FPGA Advanced Learning Course) with the specific topic "高速AD采集JESD204B" (High-Speed AD Acquisition JESD204B). At the top center is the MDY logo. Below it, the course title is written in large white characters. A small downward-pointing triangle is positioned below the title. Underneath the triangle are three orange rounded rectangular boxes, each containing a Chinese character and its English translation: "专业" (Profession), "专注" (Dedicated), and "专心" (Attentive). The bottom half of the cover features a photograph of a laboratory setup. In the foreground, a white oscilloscope displays a waveform on its screen. To the left, a green printed circuit board (PCB) is visible, connected to the oscilloscope via a white cable. The background shows a typical lab environment with glass partitions and other equipment.

什么是JESD204B协议

What is jesd204b protocol

该标准描述的是转换器与其所连接的器件（一般为FPGA和ASIC）之间的数GB级串行数据链路，实质上，具有高速并串转换的作用。



使用JESD204B的原因



不用再使用数据接口时钟（时钟嵌入在比特流中，利用恢复时钟技术CDR）



不用担心信道偏移（信道对齐可修复此问题，RX端FIFO缓冲器）



不用再使用大量IO口，布线方便（高速串行解串器实现高吞吐量）



多片IC同步方便

JESD204B市场需求大

Jesd204b market demand

JESD204B是一种新型的基于高速SERDES的ADC/DAC数据传输接口。随着ADC/DAC的采样速率变得越来越高，数据的吞吐量越来越大，对于500MSPS以上的ADC/DAC，动辄就是几十个G的数据吞吐率，如果依旧采用传统的CMOS和LVDS已经很难满足设计要求，因此“JESD204B”应运而生。

现在各大厂商的高速ADC/DAC上基本都采用了这种接口。



JESD204B、LVDS接口之间的对比

接口类型	JESD204B	LVDS
最高速率	12.5Gbps	1Gbps (DDR)
是否需要随路的时钟线	不需要，采用CDR技术从数据流中恢复时钟	需要时钟线：一条差分位同步时钟线，一条差分帧同步时钟线
是否需要链路对齐	不需要	需要数据线和时钟线之间严格对齐
引脚数 (14bit, 1GSPS 采样)	4条 (2对数据差分线)	32条 (12对数据差分线+2对差分时钟线)

JESD204B具体应用实例

Specific application example of jesd204b

基于JESD204B的高速数据传输项目



相控阵雷达下行同步采集技术应用

基于FPGA的JESD204B协议方案，充分利用JESD204B协议的确定性延迟特性，结合信号控制和处理技术，解决数字相控阵雷达下行数据接收和处理面临的多通道数据的同步采集问题及数据间的相位一致性问题。

基于Xilinx K7系列FPGA和两片高速AD9694(采样率320Mpsps)，通过合理设计硬件、设计SYSREF信号的扇出控制逻辑,利用JESD204B协议的确定性延迟特，解决雷达多通道信号的同步采集问题。



雷达多通道同步采集实现

高速ADC应用与研究

Application and research of high speed ADC



在成像设备、通信、雷达、工业仪器仪表等需要实时传输大量数据的行业中,要求其数模转换器的采样率越来越高、数据位越来越大、带宽越来越宽、传输速率越来越快,对高速数据采集传输系统提出了更高的要求,需要选择合适的高速AD解决实际的应用问题



在实际应用中串行高速ADC使用较为常见,基于JESD204B协议的串行总线技术的高速数据采集系统,支持JESD204BSubclass1工作模式,可通过FMC、高性能FPGA的GTH接口与采集板进行连接,利用板块的PCIE接口实现数据与PC端的高速传输。

明德扬JESD204B项目

MDY JESD204B project



项目介绍：

基于JESD204B协议的高速ADC采样,通过模数转换芯片AD9144,通过FMC接口与高性能FPGA的GTH接口相连接接收ADC采样后的数据,最终通过PCIE与PC端进行传输。

本工程的重点是JESD204B接口,使用该接口可以实现多达2G的ADC和DAC转换效率。

技术要点：

- 1) 千兆网传输
- 2) 上位机和FPGA通信机制
- 3) 高速DA芯片：AD9144的数模转换，转换速率高达1G
- 4) JESD204B协议和在线调试

JESD204B接口是技术前沿，市场大量需求该类型人才

课程目标

Quality-focused brand



掌握JESD204B协议；



掌握高速DA芯片AD9144的使用方法；



通过9144的调试，加强JESD204B协议的运用；



阅读企业项目，模拟参与项目，了解企业架构；



丰富项目经验，丰富简历，辅助找到好工作

课程主要内容

Main contents of the course

序号	大纲	内容
1	项目功能和架构	提供企业项目参考工程；上板演示视频；项目使用文档；项目的结构及各模块功能文档。
2	动动手_掌握VIVADO	提供一个练习工程，要求学员补充完所有的IP核，从而熟悉VIVADO。
3	答疑PPT	提供答疑时的PPT模板，该模板提供给现场学习的学员，并把项目架构和功能记录下来，然后再答疑。
4	JESD204B协议	提供JESD204B协议文档和MDY总结的经验文档。 提供JESD204B协议讲解视频共5个，详细讲解协议要点。
5	9144上板实践	提供4个不同版本的JESD204B接口参考工程，该工程只包括JESD204B的接口配置部分。 提供5个9144上板实践视频，详细讲解协议中各个参数的确定方法、配置方法等。 要求最终完成课程设计，在AD9144上产生不同转换率的波形。

温馨提示：学习JESD204B课程之前，必须要拥有 FPGA 基础，包括：掌握基本的 VERILOG 语法、掌握 FPGA 开发流程、熟悉 VIVADO、掌握基本的 FPGA 调试技巧。否则可能会存在难以理解项目中的 设计思想，读不懂工程中的代码等问题

10、光纤大数据处理课（视频教程）



The image is a promotional poster for a course. At the top left is the MDY logo and the text '明德扬科技教育'. The main title is '光纤项目课程' (Fiber Optic Project Course) in large white characters, with a subtitle '— 基于FP 光纤接口的高速数据接受与发送 —' (— Based on FP fiber optic interface high-speed data reception and transmission —). Below this, a man in a suit is shown. To his left, a yellow box contains three bullet points: '• 4片800M时钟', '• 4路3.125G光纤传输', and '• 高速PCIE通信'. At the bottom, a blue banner reads 'FPGA高级项目学习课程'.

（1）学习目标

- ◆ 掌握基于 FPGA 的光纤高速传输项目；了解并熟悉使用 DDR3 IP 核/光纤 IP 核；掌握 DDR3、
- ◆ 光纤接口逻辑设计等相关技术；阅读企业项目，模拟参与项目，
- ◆ 了解企业架构；丰富学员的项目经验，丰富学员的简历



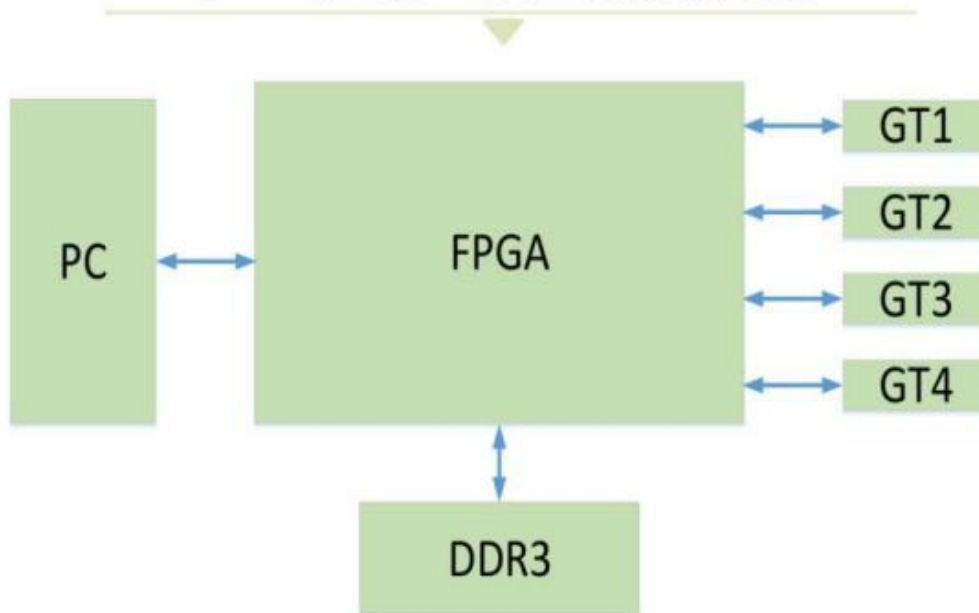
基于FPGA的光纤接口高速光纤接收/发送逐渐成为大数据传输、深度学习领域、数字信号处理等民用和军事领域的常用技术。

本光纤（也称大数据处理）项目课程即是基于FPGA和光纤传输的高速数字信号传输，通过光纤媒介进行数据传输，满足高速数字信号实时处理和传输的要求。

MDY光纤项目功能

Function of mdy optical fiber project

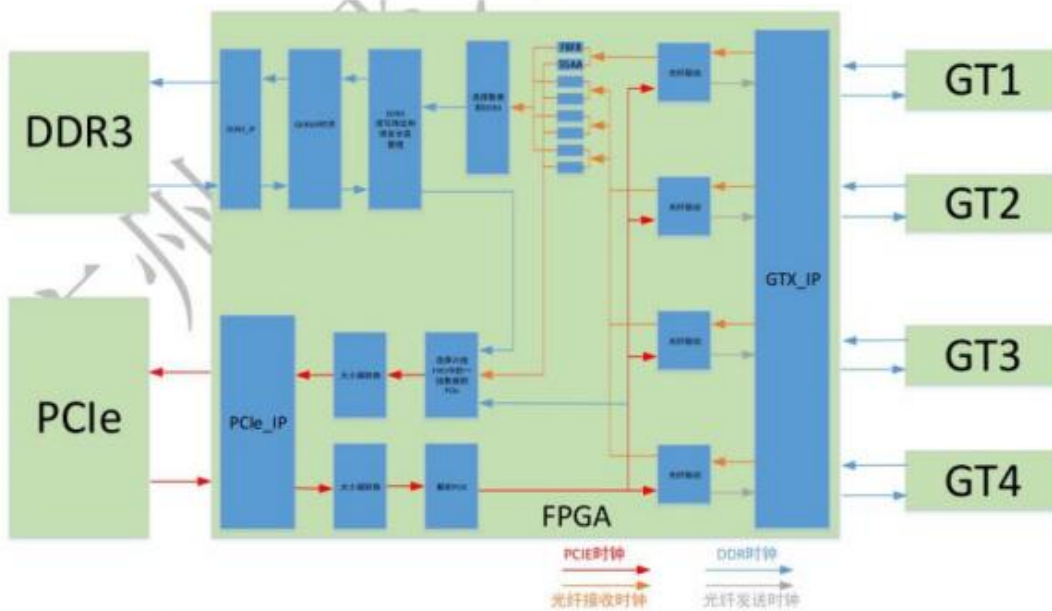
基于FPGA光纤接口的高速数据接收/发送



功能介绍：

本工程实现上位机通过PCIe把数据发送给FPGA，FPGA打包后通过光纤模块发送出去；同时FPGA保存光纤过来的数据到DDR3中，当DDR3中的数据存够一定数量，把DDR3中的数据通过PCIe发送给上位机。

详细功能框图

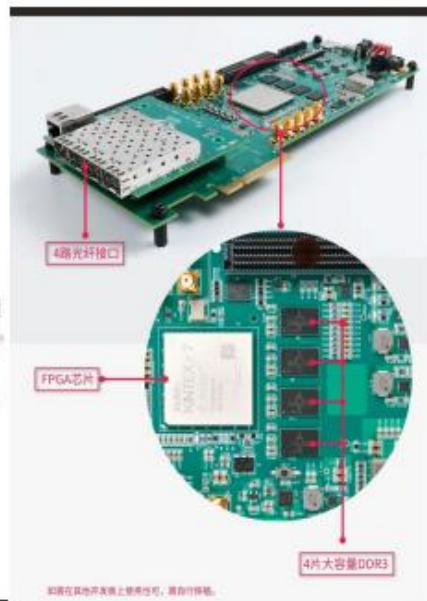


项目配套开发板

Project supporting development board



本课程费用不包含此板卡，如需板卡可自行购买或者租用，详细咨询客服。



课程资料目录 Course catalogue		
章节	类别	详细资料
01_功能演示	01_上位机	01_t_mdy_project_release_v1
	02_文档	01_光纤通信项目功能文档_V4.pdf 02_寄存器表格_regTable_rx_NEISyG_V1.xml 03_光纤数据采集传输系统测试报告_v4.docx
02_架构设计	01_视频	光纤项目功能 架构和数据流概述视频.mp4
	02_文档	光纤项目架构图_v2.pdf
03_模块设计与解析	01_DDR3IP	教学视频： 光纤项目01_生成DDR3 IP核.exe 光纤项目02_使用DDR3 IP核(含接口模块).exe 文档： Altera: A10DDR3IP核配置教程.pdf Xilinx: K7DDR3IP核配置教程.pdf
	02_光纤IP核	教学视频： 光纤项目01_光纤IP核生成.exe 光纤项目02_光纤IP核移植修改.exe 文档： Xilinx K7 光纤 (GTX) IP核配置和移植教程.pdf
	03_光纤接口逻辑	光纤接口逻辑教学视频： 光纤项目01_光纤K码定义.exe 光纤项目02_光纤比特顺序和数据对齐.exe 光纤项目03_光纤协议层协议.exe 光纤项目04_光纤协议层打包代码解析.exe 光纤项目05_光纤接口层和比特反转代码解析.exe 光纤项目06_光纤align和decode模块代码解析.exe 光纤项目07_光纤协议层解包模块的代码解析.exe 光纤项目08_光纤接口解答.exe 文档： Xilinx (K7) 和CycloneV之间的光纤通信设置.pdf 光纤项目00_光纤用户层接口设计分享.pdf
04_动动手	01_DDR3上板验证	教学视频： 光纤项目01_DDR3上板验证 修改时钟.exe 光纤项目02_DDR3上板验证 工程结构分析.exe 光纤项目03_DDR3上板验证 添加ILA.exe 光纤项目04_DDR3上板验证 配置管脚.exe 光纤项目05_DDR3上板验证 时钟约束和上板调试.exe DDR3上板参考工程: mdyDdr3Example.zip
	02_光纤上板验证	教学视频： 光纤项目01_光纤上板验证 设置GTX的管脚.exe 光纤项目02_光纤上板验证 EXAMPLE结构和修改时钟.exe 光纤项目03_光纤上板验证 添加ILA和设置顶层管脚.exe 光纤项目04_光纤上板验证 上板观察.exe GTX上板验证参考工程: mdyGtxExample.zip
	03_仿写DDR3接口模块	仿写DDR3接口模块_任务要求.tx
	04_仿写GTX接口模块	仿写GTX接口模块_任务要求.txt
	05_PCI扩展练习	PCI扩展练习_任务要求.txt

课程目标

Quality-focused brand



掌握基于FPGA的光纤高速传输项目



了解并熟练使用DDR3 IP核/光纤 IP核；



掌握DDR3、光纤接口逻辑设计等相关技术



阅读企业项目，模拟参与项目，了解企业项目架构；



拿得出手的项目经验，有项目竞争力的简历，辅助找到好工作

温馨提示：学习本课程之前，必须要拥有 FPGA 基础，包括：掌握基本的 VERILOG 语法、掌握 FPGA 开发流程、熟悉 VIVADO、掌握基本的 FPGA 调试技巧。否则可能会存在难以理解项目中的设计思想，读不懂工程中的代码等问题！本项目工程用到 PCIE，但课程里未详细讲解

五、明德扬课程教学优势

选择明德扬课程进行学习，有如下优势

- a) 明德扬具有丰富的教学经验；
- b) 明德扬快速帮助学员们学习规范；
- c) 明德扬可快速提高个人研发实力；
- d) 明德扬在零基础到精通教学有丰富的经验；
- e) 明德扬课程设计技巧方面有独特的优势；
- f) 明德扬 FPGA 课程内容丰富，包括时序约束、数字信息处理、高速接口方面有丰富的教学经验。
- g) 明德扬与众多国内优秀高科技企业保持着非常良好的合作关系，课程贴近企业内容，明德扬课程学完可以直接上岗深得广大客户信赖。其中大部分企业更是与明德扬建立了长期战略合作伙伴关系，为学员们的就业多提供了一个渠道。

六、更多帮助

- 1、明德扬官网：新版<http://www.mdy-edu.com/> 旧版<http://old.mdy-edu.com/>
- 2、客服热线：13112063618（微信同步）
- 3、论坛：www.fpgabbs.com
- 4、线上商城：
 - (1) mdy-edu.taobao.com
 - (2) shop247359875.taobao.com
- 5、FPGA交流群：603926119
- 6、明德扬微信公众号：—————→

