



专题课说明书

逻辑设计基本功修炼课

明 德 扬 科 教

2023年12月18日

一、明德扬公司介绍

明德扬是一家以现场可编程门阵列（FPGA）为核心的高科技IT企业，主要致力于FPGA人才的教育、培训，项目研发等。

公司创始人潘文明先生独创“潘文明至简设计法”至今已由万名学员亲身见证，其简单、易学、高效、便捷、实用得到广大学习者高度认可。

明德扬科教立志成为中国FPGA教育领域第一品牌。

公司使命：育芯才，让国芯梦成为现实！

二、导师介绍



潘文明独创至简设计法

公司创始人潘文明先生独创“潘文明至简设计法”至今已由万名学员亲身见证，其简单、易学、高效、便捷、实用得到广大学习者高度认可。

潘文明
明德扬科技教育公司 CEO

金牌讲师
至简设计法创始人

已帮助 12000+ 学员提升 FPGA 能力
实现高薪就业

讲师介绍

- ◆ 广州健飞通信&明德扬科技教育 CEO
- ◆ 至简设计法创始人 FPGA 精英导师
- ◆ 暨南大学校外研究生导师
- ◆ 出版《手把手教你学FPGA设计》
- ◆ 在中科院/华为工作多年，项目经验丰富

潘文明 金牌导师

- ◆ 广州健飞通信&明德扬科技教育CEO
 - ◆ 至简设计法创始人 FPGA精英导师
 - ◆ 暨南大学校外研究生导师
 - ◆ 出版《手把手教你学FPGA设计》
 - ◆ 在中科院/华为工作多年，项目经验丰富
- 已帮助12000+学员提升FPGA能力，高薪就业

三、FPGA基本功修炼课介绍



(一) 适用人群

1. 零基础学员；
2. 在校大学生；
3. 转FPGA发展（初学转行者）；
4. 新晋FPGA从业者，基础薄弱；
5. 想学FPGA没时间看书看视频；
6. 准备找工作FPGA基本功不牢固。

（二）课程目标

从 0 到 1 开始学习，如数字电路训练，语法训练，代码训练，硬件电路训练，波形训练，设计规范训练，软件的使用训练等全面提升学员的 FPGA 基本功。

通过各个专项训练完成一个一个老师布置的练习题目，提高自身设计能力，培养学员的逻辑思维能力和独立设计能力，熟练掌握 FPGA 设计相关技能。

（三）授课形式

本课程是通过刷题训练的方式帮助大家快速掌握 FPGA 基本功。

打破传统视频教程方式，我们直接以专项知识点试卷和习题形式，通过在线做题来学习 FPGA，碎片时间最大化利用。

（四）课程内容

习题内容涵盖了数字电路训练，语法训练，代码训练，硬件电路训练，波形训练，设计规范训练，软件的使用训练，习题数量预计将达到2W道。

班级空间 >> 自测练习

| | | | | |
|---------|--|------------|--------------|------|
| 2467905 | 明德扬习题集预览 | 明德扬习题集--V1 | 查阅 测试 逐题 | 查看成绩 |
| 2474310 | 明德扬_代码知识点_进制位置_综合_3级_理解 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2480570 | 01030301-001【二进制四则运算】FPGA基础知识-硬件描述语言-组合逻辑-数字进制 | 明德扬习题_大纲2 | 查阅 测试 逐题 | 查看成绩 |
| 2508334 | 01030301-004【二进制和十进制转换】FPGA基础知识-硬件描述语言-组合逻辑-数字进制 | 明德扬习题_大纲四 | 测试 逐题 | 查看成绩 |
| 2472594 | 01030301-002【二进制和十六进制转换】FPGA基础知识-硬件描述语言-组合逻辑-数字进制 | 明德扬习题_大纲2 | 测试 逐题 | 查看成绩 |
| 2534192 | 01030302-001【补码运算】FPGA基础知识-硬件描述语言-组合逻辑-算术运算符-随机合集1 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2551443 | 01030302-002【补码运算】FPGA基础知识-硬件描述语言-组合逻辑-算术运算符-随机合集2 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2491982 | 01030303-003【逻辑运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲2 | 测试 逐题 | 查看成绩 |
| 2493189 | 01030303-004【逻辑运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲2 | 查阅 测试 逐题 | 查看成绩 |
| 2507109 | 01030303-005【逻辑运算符2】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2507261 | 01030303-006【逻辑运算符2】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2509223 | 01030303-007【逻辑运算符2】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2507924 | 01030303-003【逻辑运算符2】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2504737 | 01030303-005【按位运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲2 | 测试 逐题 | 查看成绩 |
| 2551475 | 01030303-011【按位运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符-随机合集 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2474318 | 01030303-007【移位运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2553832 | 01030303-014【移位运算符】FPGA基础知识-硬件描述语言-组合逻辑-多种运算符-随机合集 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2535596 | 01030304-004【三目运算符】FPGA基础知识-硬件描述语言-组合逻辑-条件运算符-随机合集 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2535594 | 01030304-006【三目运算符】FPGA基础知识-硬件描述语言-组合逻辑-条件运算符-随机合集 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2474452 | 01030307-001【拼接运算符】FPGA基础知识-硬件描述语言-组合逻辑-拼接运算符 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2553665 | 01030307-004【拼接运算符】FPGA基础知识-硬件描述语言-组合逻辑-拼接运算符-随机合集 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2526740 | 01030308-003【拼接+三目运算符】FPGA基础知识-硬件描述语言-组合逻辑-综合运算符 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2553514 | 01030308-005【拼接+三目运算符】FPGA基础知识-硬件描述语言-组合逻辑-综合运算符-随 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2553548 | 01030308-009【综合运算符2】FPGA基础知识-硬件描述语言-组合逻辑-综合运算符-随机合 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2554086 | 01030403-001【阻塞赋值和非阻塞赋值】FPGA基础知识-硬件描述语言-时序逻辑 | 明德扬习题_大纲5 | 测试 逐题 | 查看成绩 |
| 2554252 | 01030501-001【always, assign语句】FPGA基础知识-硬件描述语言-程序语句 | 明德扬习题_大纲5 | 测试 逐题 | 查看成绩 |
| 2553571 | 01030602-021【总线】FPGA基础知识-硬件描述语言-代码与硬件电路-随机合集1 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2553594 | 01030602-023【锁门】FPGA基础知识-硬件描述语言-代码与硬件电路-随机合集3 | 明德扬习题_大纲四 | 测试 逐题 | 查看成绩 |
| 2553472 | 01030602-002【代码与硬件电路】FPGA基础知识-硬件描述语言-随机合集2 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2529772 | 01030602-003【代码与硬件电路】FPGA基础知识-硬件描述语言-随机合集3 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2504851 | 01030701-004【合集】FPGA基础知识-硬件描述语言-语法错误 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2474315 | 01030801-001【:-, +:】FPGA基础知识-硬件描述语言-常用语法 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2557213 | 01030201-001【信号定义】FPGA基础知识-硬件描述语言-信号类型 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2474450 | 01030101-001【模块例化】FPGA基础知识-硬件描述语言-模块结构 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2553605 | 01030101-002【模块例化】FPGA基础知识-硬件描述语言-模块结构 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2474451 | 01030801-002【宏定义】FPGA基础知识-硬件描述语言-常用语法 | 明德扬习题_大纲3 | 测试 逐题 | 查看成绩 |
| 2504678 | 01030801-003【参数例化传递】FPGA基础知识-硬件描述语言-常用语法 | 明德扬习题_大纲 | 测试 逐题 | 查看成绩 |
| 2548211 | 02030202-001【常见报错】FPGA开发流程-FPGA开发平台-VIVADO | 明德扬习题_大纲5 | 测试 逐题 | 查看成绩 |
| 2539065 | 02010101-002【GVIM基本技巧】FPGA开发流程-高效编辑器GVIM | 明德扬习题_大纲四 | 测试 逐题 | 查看成绩 |
| 2539061 | 02010101-001【GVIM基础技巧】FPGA开发流程-高效编辑器GVIM | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2624297 | 03050201-001明德扬设计模板_FPGA至简设计原理-多用模块专注设计 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2504657 | 02020701-001【测试文件】FPGA开发流程-仿真工具 | 明德扬习题_大纲 | 测试 逐题 | 查看成绩 |
| 2504622 | 02020501-003【ModelSim脚本】FPGA开发流程-仿真工具 | 明德扬习题_大纲 | 测试 逐题 | 查看成绩 |
| 2547775 | 02020201-001【常见报错】FPGA开发流程-仿真工具MODELSIM-仿真原理 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2549293 | 02020101-001【使用流程】FPGA开发流程-仿真工具MODELSIM-仿真原理 | 明德扬习题_大纲4 | 测试 逐题 | 查看成绩 |
| 2549277 | 02030202-002【使用方法】FPGA开发流程-FPGA开发平台-VIVADO | 明德扬习题_大纲5 | 测试 逐题 | 查看成绩 |
| 2597024 | 03010101-001【波形填空】FPGA至简设计原理-波形图规则 | 明德扬习题训练_v1 | 测试 逐题 | 查看成绩 |
| 2597025 | 03010101-002【波形填空】FPGA至简设计原理-波形图规则 | 明德扬习题训练_v1 | 测试 逐题 | 查看成绩 |
| 2504692 | 03010101-003【波形填空】FPGA至简设计原理-波形图规则 | 明德扬习题_大纲2 | 测试 逐题 | 查看成绩 |

◆ 数字电路训练题:

帮助点: 夯实基础知识, 培养解决问题的能力, 熟悉 Verilog 编程语言, 提升调试和优化能力

3. 将以下二进制数12' b1101 0011 0000转换成十六进制数字(明德扬_01002001数字电路基础-二进制和十六进制-03) [1分]

A 12'hf8e
 B 12'hd30
 C 12'h9f9
 D 12'h8e9

我的答案: **B** 

我要纠错

试题解析:
 二进制按照四位对应一个十六进制数算, 例12'b1110 1000 1111中
 1110对应e, 1000对应 8 1111对应f, 故对应12'he8f

◆ 语法训练题:

帮助点: 了解FPGA中常见代码编写。帮助初学者掌握基本编码技巧, 理解并学习硬件语言语法

2. 以下节选代码中, 信号data_2的值是多少? [5分]

```

wire [ 16-1:0] data_1 ;
wire [ 16-1:0] data_2 ;

assign data_1 = {8'h37, 4};
assign data_2 = {8'h37, 4'h1, 1};
    
```

A 16'h0001
 B 16'h3711
 C 16'h3718

我的答案: **A** 

我要纠错

试题解析:
 不规定数值的位宽的话, 数值的默认位宽为32bits。

① 如图: $1 = 32' d1$;
 ② 代入源代码: $data_2 = \{8'h37, 32' d1\}$;
 ③ 代入data_1位宽: $data_2[15:0] = \{8'h37, 32' d1\}$;
 ④ 比特位对应赋值: $data_2[15:0] = 16'h0001$;

◆ 代码与硬件电路训练题：

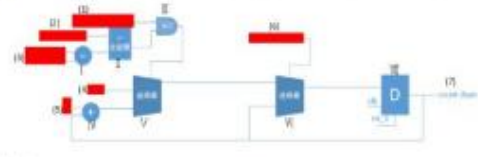
帮助点：培养逻辑思维和问题解决能力。通过编写代码和设计电路，分析问题、理解需求，并找到合适的解决方案。

7. 【2524091-001】根据以下代码及对应的电路图，请问电路(5)处的信号是什么？

```

110 always @(posedge clk or negedge rst_n)begin
111   if(rst_n==1'b0)begin
112     count_duan <= 0;
113   end
114   else if(add_count_duan)begin
115     if(end_count_duan)begin
116       count_duan <= 0;
117     end
118     else begin
119       count_duan <= count_duan + 1;
120     end
121   end
122 end
123
124 assign add_count_duan = end_count_bit;
125 assign end_count_duan = add_count_duan && count_duan == duan_max;

```



我的答案：A

我的解析：

- 根据第110行代码，画出触发器框
- 根据第114行代码，画出选择器M
- 根据第115行代码，画出选择器V
- 根据第119行代码，画出加法器V，电路(5)
- 根据第123行代码，可知电路(5)的信号为1

◆ 波形训练题：


帮助点：提升看波形能力，可以帮助我们验证设计的正确性以及调试设计中出现的问题。

3. 【3029593-016】根据以下代码及波形，选择波形中红色框处时钟上升沿的s_a_rem的值

```

119 assign add_cnt1 = end_cnt0;
120 always @(posedge clk or negedge rst_n)begin
121   if(rst_n==1'b0)begin
122     s_a_rem <= 0;
123   end
124   else if(flag_add_start) begin
125     s_a_rem <= din_a ;
126   end
127   else if(add_cnt1)begin
128     s_a_rem <= s_a_rem - get_1*s_b_shift;
129   end
130 end

```



我的答案：A

我的解析：

- 时钟点：红色框地方的时钟上升沿点
- 信号值rst_n为1，flag_add_start为0，end_cnt0为1，din_a为19426，get_1为0，s_b_shift为4098，s_a_rem为1023
- 判断条件：第121行代码条件不满足，第124行代码条件不满足，第127行代码条件满足，执行第128行代码
- 所以：s_a_rem = 1023 - 0 = 1023

◆ 设计规范训练题：

帮助点：培养良好的设计习惯，避免一些常见的设计错误，更高效地设计模块，提高设计效率。

6. 假设由模块A，往模块B传输包文，其中dout为传输的包文，dout_vld为包文数据有效指示，1表示有效，0表示数据无效，根据以下波形，选出传输的有效数据。



- A 8' d24, 8' d25, 8' d26
- B 8' d26
- C 8' d25, 8' d26
- D 8' d24, 8' d26

我的答案：B

我要纠错

试题解析：

第1个时钟vld为0，数据无效；
 第2个时钟vld为0，数据无效
 第3个时钟vld为0，数据无效
 第4个时钟vld为1，数据有效，值为8' d26
 所以传输的数据是 8' d26

◆ 软件工具使用训练题：

帮助点：帮助熟练掌握FPGA开发和设计流程

7. 【2549277-007】下图为IP核配置界面，Switch to Defaults是什么作用？D2



[5分]

- A 切换其他IP核
- B 恢复默认值
- C 重新生成IP核

我的答案：A

参考答案：B

我要纠错

试题解析：

1是IP核的相关文档入口，其中的[Product Guide] 是 IP 手册查看入口，[Change Log] 是 IP 版本更新记录，[Product Webpage]是 IP 相关介绍的网页版
 2是设置 IP 的存放路径入口
 3点击后所有的设置恢复到默认值

（五）课程优势

1. 题型丰富

涵盖了日常工作中数字电路训练，代码训练，语法训练，波形训练，设计规范训练等。

2. 重难点集中练习

重点知识归纳，针对性提升，再综合强化训练。

3. 答案详解详析

解题思路详细有步骤化，及时点拨学习思路。

4. 提升思维能力

含多种思维训练的习题，拓宽学习思路，提高见识。

5. 碎片时间也能学习 FPGA

微信小程序刷题，学习随时随地没限制。

（六）刷题方式

微信小程序+电脑网页端都可以。



（七）课程价格

1. 原价 799 元，现在活动价299元，长期有效。

(八) 刷题学习反馈

刷题反馈

01

觉得刷题对学习有帮助吗?

可以啊

我就是依题库来的

比较好记

比较有印象

有助于巩固要点就好

说明你现在 FPGA 学得还是很快的呢

重点的内容可以反复强化, 增强记忆

恩是的, 加深印象

我觉得你们这刷题的真的是用心了

解析瞬间就打开我思路了

哈哈, 必须的啊, 就是让大家快速学习 fpga

点赞 

我是波形不行, 一看到就头疼, 看了潘老师的波形讲解再配这个训练, 现在思路好太多了

良心企业👍

你们给的配套资料也非常多



（九）常见问题答疑

问题 1:刷题是随机吗?

答: 考试酷自测练习中, 实体名字带有“智能”的题目是随机的。

问题 2:刷题一天限几次?

答: 可以重复测试, 退出试卷页面重新点开试题就行。

问题 3:电脑端也能训练学习吗?

答: 可以的, 除了微信小程序训练还可以网页端学习。

问题 4:做错的题有记录吗? 有没有错题汇总?

答: 有记录的, 可以在考过的试卷那找到重做错题, 重复训练。

问题 5:题库有没有时间限制?

答: 没有时间限制, 长期有效的。

问题 6:你们这个刷题训练和牛客网的有什么区别?

答: 牛客网的题基本都是提个要求然后让你去设计的, 如果没有基础或者薄弱者根本就不知道怎么去下手, 相当于没基础就直接做案例一样, 而我们这个题库是从0到1, 从最简单的数字电路基础内容都包括了, 涵盖了日常工作中代码训练, 波形训练, 设计规范训练, 就算你没接触过 FPGA, 也能通过刷题修炼基本功。

(十) 下单流程



(十一) 进阶课程简介

| 做作为一名FPGA工程师必备能力：设计能力，调试能力，项目开发能力 | | | | |
|-----------------------------------|-----------------|---|-------------------------|--------------|
| 阶段 | 名称 | FPGA 进阶课程学习目标 | 开发平台 | 开发板 |
| 设计能力 | 高手进阶课 | 提升代码设计能力，代码规范整洁有条理 | Modelsim | 无板上板 |
| | FIFO架构 | 掌握FIFO设计完成自举功能，并熟练使用FIFO进行架构设计 | Modelsim | 无板上板 |
| | 时序约束 | 傻瓜式的实用的时序约束“餐在手册”，让你在遇到时序约束的问题不再迷茫，拿起项目手到擒来，游刃有余！ | vivado/Modelsim | 无板上板 |
| 调试能力 | 调试技巧 | 1.掌握通用定位问题的方法 2.掌握使用资源定位解决问题的方法 | quartus/Modelsim | EP801 |
| 项目开发能力 | 通信工程 | 体验企业级流程，架构设计，模块划分，代码编写全流程，为今后更大更复杂项目打好基础 | quartus/Modelsim | EP801/EP603 |
| | 边缘检测工程 | 快速熟悉掌握图像处理类项目设计全流程 | quartus/Modelsim | EP801 |
| | DDR4M/DDR3 | 掌握DDR4M接口的设计技巧，认识DDR3 IP的使用，提升自身DDR4M / DDR3移植产品竞争力 | quartus/vivado/Modelsim | 无板上板 |
| | 千兆以太网 | 掌握UDP协议的千兆网络传输，掌握 ARP 协议、RAC 协议、IP 协议、UDP 协议的含义以及代码实现和验证的方法；多数据的调试 | quartus/Modelsim | EP801 |
| 短时间快速掌握企业高阶项目 | 光纤项目课程 | 掌握FPGA光纤高速项目并熟悉DDR3 IP核、光纤IP核；阅读企业级项目，理解参与实际项目，了解企业级架构 | vivado | EP603+光纤模块 |
| | 精密仪器仪表 JESD204B | 掌握 JESD204B 协议；掌握选择 DA 芯片 AD9144 的使用方法；通过 3144 的调试，加深 JESD204B 协议的应用；阅读企业级项目，了解企业架构；可提升项目经验，也丰富简历 | vivado | EP603+AD9144 |

五、更多帮助

- 1、明德扬官网：新版<http://www.mdy-edu.com/> 旧版<http://old.mdy-edu.com/>
- 2、客服热线：13112063618（微信同步）
- 3、论坛：www.fpgabbs.com
- 4、线上商城：
 - (1) mdy-edu.taobao.com
 - (2) shop247359875.taobao.com
- 5、FPGA交流群：603926119
- 6、明德扬微信公众号：—————→

